



超伝導デジタルデバイスとその応用

日高睦夫 (産業技術総合研究所)

m-hidaka@aist.go.jp

1. 超伝導デジタルデバイスとは

超伝導デジタルデバイスの中で一番広く用いられているのは、単一磁束量子 (SFQ) 回路である⁽¹⁾。超伝導リングを貫く磁束は量子化され飛び飛びの値をとる。この量子化された磁束の最小単位が単一磁束量子 Φ_0 (SFQ: Single Flux Quantum) であり、 $\Phi_0 = 2.07 \times 10^{-15}$ Wb の値を持つ。図1の回路図にあるインダクタンス L の閉じた超伝導体リング中の磁束は Φ_0 で量子化される。 Φ_0 が超伝導リング中にある場合には、 $I_{\text{cir}} = \Phi_0 / L$ の循環電流がリングに流れる。超伝導リングにはジョセフソン接合 (JJ) が含まれており、JJ を流れる電流がその臨界電流値 I_0 を超えると JJ は一瞬だけ電圧状態にスイッチし、 Φ_0 がリング中に侵入することにより I_{cir} が流れる。このとき JJ 両端にパルス状の電圧 (SFQ パルス) が発生する。図1の左端から SFQ が到達すると、バイアス電流 I_b と加算され、その和が I_0 を超えると JJ はスイッチする。 L と I_0 の積が $LI_0 < \Phi_0$ の場合は、 I_{cir} が I_0 を超えるため、リング右側の JJ がスイッチし SFQ は右側のリングに伝達される。 $LI_0 < \Phi_0 < 2LI_0$ の場合は、このリング中に SFQ は保持される。これらの超伝導リングを様々な形に結合することによって SFQ を媒体としたデジタル演算を行うのが SFQ 回路である。

SFQ パルスの電圧-時間平面上の面積は Φ_0 となり、典型的な SFQ パルスは高さ 1 mV、幅 2 ps 程度であるため、極めて高速かつ低消費電力の演算が可能となる。また、半導体回路では配線の CR 時定数で規定される配線遅延が高速化の妨げになっているが、SFQ 回路ではゲートと配線のインピーダンスマッチングを取ることが容易であるため、基板上を光と同じ速さで信号伝達できる PTL (Passive Transmission Line) と呼ばれる超伝導配線を使った高速信号伝達が実現できる⁽²⁾。これらのことから SFQ 回路は半導体回路と比べて極めて高速かつ低消費電力演算が可能である。図2は横軸を動作速度、縦軸を DFF (D フリップフロップ) 回路の消費電力にとり、半導体デバイスと超伝導デバイスを比較した図である。SFQ 回路は同じクロックで比較すると半導体回路より5桁以上低消費電力である。冷凍機の消費電力 (約3桁) を考慮しても十分にメリットがある。SFQ 回路の消費電力は動作周波数が高くなっても余り変わっていないが、これは SFQ 回路の電力がほとんどバイアス抵抗 R_b で消費される静的消費電力であり、SFQ パルスによる動的消

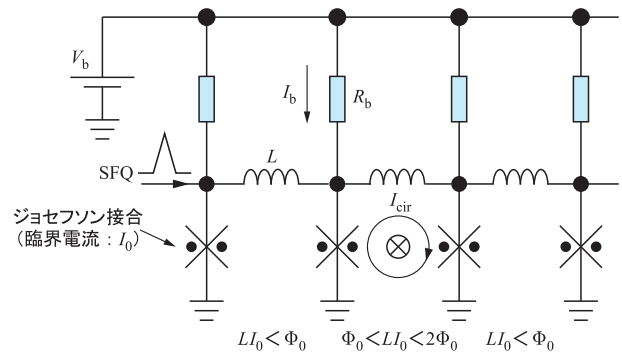


図1 SFQ 回路の一例 JJ を含む超伝導リングが連結されており、それぞれのリングには抵抗 R_b を介してバイアス電流 I_b が供給されている。超伝導リングには $LI_0 < \Phi_0$ と $\Phi_0 < LI_0 < 2\Phi_0$ のものがある。JJ のスイッチにより発生する SFQ は、 $LI_0 < \Phi_0$ のリングは伝搬し、 $\Phi_0 < LI_0 < 2\Phi_0$ のリングには保持され他の SFQ 入力により伝搬される。これらの超伝導リングを様々な形に連結することにより全てのブール代数演算が実現可能である。

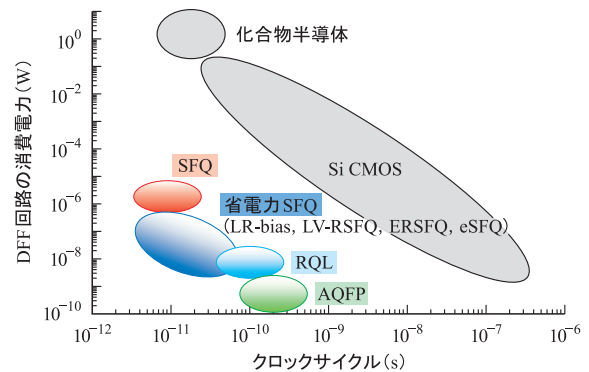


図2 超伝導デジタルデバイスと半導体デジタルデバイスにおける DFF 回路消費電力のクロックサイクル依存性 灰色が半導体デバイス、カラー表示が超伝導デバイスである。超伝導デバイスで最も開発が進んでいるのは SFQ 回路であるが、より低消費電力の回路方式も研究が進んでいる。

費電力が極めて小さいことに起因する。近年 SFQ 回路の消費電力を更に下げるために静的消費電力を削減した省電力 SFQ 回路がいくつか開発されている^{(3), (4)}。

2. 超伝導デジタル回路の展開

2.1 極低消費電力 AQFP 回路

SFQ 回路より1桁速度は劣るが3桁以上低消費電力で動作する超伝導デバイスとして AQFP (Adiabatic Quantum

本会ハンドブック「知識の森」
https://www.ieice-hbkb.org/portal/doc_index.html

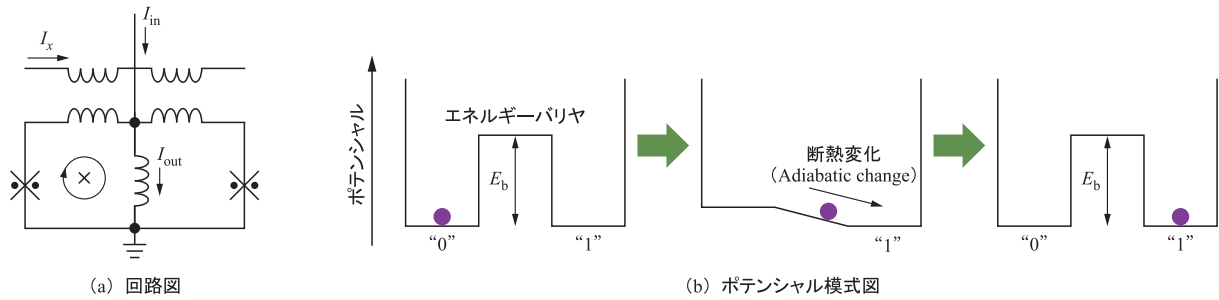


図3 AQFP回路の回路図と動作を説明するためのポテンシャル模式図 AQFP回路はSFQ回路と同じくJJを含む超伝導リングで構成されている。ACバイアス電流 I_x を印加することでポテンシャルの形が二重井戸から単一井戸型に変化し、エネルギーバリア E_b をゼロにすることができる。左側のリングに Φ_0 が保持される“0”状態と右側のリングに保持される“1”状態を極低消費電力で切り換えることが可能となる。

Flux Parametron) 回路が知られている⁽⁵⁾。AQFP回路はSFQ回路と同様にJJを含む超伝導リングが主な構成要素となる。図3にAQFP回路の回路図と動作原理を説明するためのポテンシャル図を示す。二つある超伝導リングの左側にSFQが保持されると出力電流 I_{out} は下向きに流れる。これを“0”状態と定義する。SFQが右側の超伝導リングに保持され、 I_{out} が上向きに流れる“1”状態との間にはエネルギーバリア E_b が存在する。超伝導リングと磁氣的に結合したACバイアス電流 I_x が印加されると、ポテンシャルの形が二重井戸から単一井戸型に変化し E_b がゼロとなる。このときの入力電流 I_{in} の向きが上向きであれば、ほとんど電力を消費することなく“1”状態に移移する断熱変化(Adiabatic change)が起こる。この現象を利用して極限まで消費電力を低減して“0”と“1”をスイッチすることが可能となる。また、多数のAQFP回路に対して、ACバイアス電流は直列に接続して供給できるため、回路に供給するバイアス電流量を大幅に低減できるという利点もある。

2.2 強磁性体バリア π 接合の導入

近年超伝導デジタルデバイスに強磁性体を取り入れる試みが行われている。超伝導体は磁性に非常に敏感であり、強磁性体が不純物として混入すると超伝導特性が著しい影響を受けることから磁性材料は超伝導デバイスでは忌避されてきたが、意図的に強磁性体を使用することで超伝導デバイスに新たな機能を付加できることが実証されてきている。一例として、JJのトンネルバリアに強磁性体を用いた π 接合は、JJの位相を π シフトすることができ、 π 接合を含む超伝導リングの特性を大きく変えることができる。この π 接合を含むデジタル回路の研究が進められている⁽⁶⁾。

3. 超伝導デジタルデバイスの応用

超伝導デジタルデバイスの一歩の応用先は半導体デバイスの限界を超える超高速かつ低消費電力コンピュータである。コンピュータを目指したSFQマイクロプロセッサの研究は2000年代初頭から始められ、100GHzを超えるプロセッサ動作やプログラムを内蔵したプロセッサの50GHz動作に成功している⁽⁴⁾。2022年時点で動作が確認されている最大規模のSFQプロセッサは、JJを33,467個用いた8ビット汎用マイクロプロセッサであり、57.2GHzでの動作が確

認されている。消費電力は11.2mWである⁽⁷⁾。

最近量子コンピュータの周辺回路として超伝導デジタル回路が注目されている。量子コンピュータを実現するためのデバイスとして最先端にある超伝導量子ビットの動作には数十mKの極低温が必須であり、量子ビットに書き込み、読み出し、制御を行うために多数のマイクロ波ケーブルが必要となる。このマイクロ波ケーブルを介した熱流入が大きな問題となっている。この問題を解決する手段として極低温で高速かつ極低消費電力で動作し、量子ビットを操作するマイクロ波の発生が可能な超伝導デジタル回路が有望である⁽⁸⁾。

ニューラルネットワーク、ストカスティックコンピューティング、リザーブ計算などの新しい情報処理方式を実現するためのデバイスとしても超伝導デジタル回路は期待されている⁽⁹⁾。また、量子通信などに用いる超伝導検出器アレーの多重読出し回路としても研究が進められている。

文 献

- (1) K.K. Likharev and V.K. Semenov, “RSFQ logic/memory family : a new Josephson-junction technology for sub-terahertz-clock-frequency digital systems,” IEEE Trans. Appl. Supercond., vol. 1, no. 1, pp. 3-28, March 1991.
- (2) Y. Hashimoto, S. Yorozu, Y. Kameda, and V.K. Semenov, “A design approach to passive interconnects for single flux quantum logic circuits,” IEEE Trans. Appl. Supercond., vol. 13, no. 2, 535-538, June 2003.
- (3) O.A. Mukhanov, “Energy-efficient single flux quantum technology,” IEEE Trans. Appl. Supercond., vol. 21, no. 3, pp. 760-769, June 2011.
- (4) 田中雅光, 藤巻 朗, 井上弘士, “単一磁束量子回路に基づくマイクロプロセッサの動向と展望” 低温工学, vol. 52, no. 5, pp. 323-331, 2017.
- (5) 竹内尚輝, “超低電力マイクロプロセッサの実現に向けた断熱型磁束量子パラメトロン進展,” 低温工学, vol. 52, no. 5, pp. 332-339, 2017.
- (6) T. Kamiya, M. Tanaka, K. Sano, and A. Fujimaki, “Energy/space-efficient rapid single-flux-quantum circuits by using π -shifted Josephson junctions,” IEICE Trans. Electron., vol. E101-C, no. 5, pp. 385-390, March 2018.
- (7) I. Nagaoka et al., “A 57.2GHz 11.2 mW 8-bit general purpose superconductor microprocessor with dual-clocking scheme,” Proc. IEEE Asian Solid-State Circuits Conf., Nov. 2022.
- (8) 田中雅光, 山梨裕希, “量子コンピュータ超伝導周辺回路の現状と課題,” 電学論 (A), vol. 142, no. 5, pp. 175-182, 2022.
- (9) K. Ishida et al., “Superconductor computing for neural networks,” IEEE Micro, vol. 41, pp. 19-26, 2021.

(2023年4月13日受付)