

大規模光集積回路による低価格化への期待

Cost Reductions by Increasing Scale of Photonic Integrated Circuits

松尾慎治



光集積回路 (PIC) の大規模化は送受信機のコストを律速しているモジュール化コストの大幅削減を可能にする。大規模 PIC のプラットフォームとしてシリコン (Si) フォトニクス技術が有望であるが、レーザ集積が課題であり化合物半導体を大規模集積化に適した方法で異種材料集積することが重要である。一方、送受信機の低消費電力化も大きな課題であり、特にトラヒックの急増が予想されるデータセンター内において低消費電力で波長多重技術の適用可能なレーザの開発が望まれている。本稿では、これらの課題を解決可能な Si 基板上薄膜レーザの研究開発状況を述べる。

キーワード：光集積回路, Si 基板上薄膜レーザ, シリコンフォトニクス

1. はじめに

光集積回路 (PIC) 技術を用いて複数の送信・受光素子及び光フィルタを 1 チップに集積することにより、レンズやアイソレータの数とファイバアセンブリ回数を削減することができる。したがって、PIC の大規模化は光送受信素子の大幅な低コスト化を実現する技術として期待されている。Si フォトニクス技術は Si-LSI 作製技術を用いて光デバイスを作製することから大規模 PIC のプラットフォームとして期待されており、光パッシブ回路、マッハツェンダ光変調器、更にゲルマニウム受光素子などが SOI (Silicon on Insulator) 基板⁽¹⁾⁽²⁾を用いて作製されている。しかしながら、レーザ集積に関しては化合物半導体の異種材料集積が必要で長年の課題である。

Si フォトニクス技術を用いて半導体レーザを作製する場合、化合物半導体層は 3 μm 以上の厚さになっており基板に垂直方向に電流を流している。そして SOI 基板に形成した導波路と積層することによりレーザ共振器を形成する⁽¹⁾。Si 導波路の損失が低いという特長を生かして、高出力光強度が要求される Si 変調器へのバイア

ス用光源や狭線幅レーザなどテレコム領域での適用を目指して開発が進められている^{(1), (2)}。

一方、Si フォトニクス技術を用いた光デバイスは、近年トラヒックの増加が顕著なデータセンター内のラック間、ラック内、更にはボード内の光リンクにも適用が期待されている。従来、データセンター内光リンクでは低消費エネルギーかつ低コストな面発光レーザが用いられているが、トラヒックの増加により将来的には波長多重技術の利用も必要となる。そのため波長制御性に優れた DFB (Distributed Feedback) レーザ⁽³⁾⁽⁴⁾の低消費エネルギー化が望まれる。このような要求を満たすレーザとして薄膜レーザが提案された^{(3), (4)}。

本稿では、Si 基板上薄膜レーザの最近の進展について述べる。薄膜レーザは埋込形ヘテロ構造 (BH) を用いて活性層への大きな光閉込めを得ることで高い変調効率を持つ。作製された素子において面発光レーザと同等の消費エネルギーで直接変調動作可能であることを述べる。一方、BH が必要なため化合物半導体層のエッチングと埋込再成長が必要となり Si フォトニクス技術との融合が大きな課題になる。この問題を解決可能な新たな化合物半導体と Si フォトニクス技術の集積方法についても述べる。

2. オン Si 薄膜レーザの構造

低消費エネルギー動作する DFB レーザの開発は、

松尾慎治 正員：シニア会員 日本電信電話株式会社先端集積デバイス研究所
Shinji MATSUO, Senior Member (NTT Device Technology Laboratories,
NIPPON TELEGRAPH AND TELEPHONE CORPORATION, Atsugi-shi, 240-
0198 Japan).
電子情報通信学会誌 Vol.99 No.11 pp.1107-1111 2016 年 11 月
©電子情報通信学会 2016

データセンター内の光リンクに WDM 技術を導入するために重要である。現在、イーサネットなどで用いられている直接変調 DFB レーザ（共振器長 100~200 μm ）は 1 ビットを伝送するために数 pJ のエネルギーを使用している^{(5),(6)}。これは面発光レーザよりも 10 倍程度大きな消費エネルギーであり、低消費エネルギー化が課題である。レーザの消費エネルギーは活性層体積に比例するため共振器長を短くすることが必要になる。また、低消費エネルギー化には活性層の光閉込係数を大きくすることがしきい値の低減と変調効率の増大が期待されるため有効である。このような背景から図 1(a) に示すような熱酸化膜付 Si 基板上の薄膜レーザが提案されている⁽⁴⁾。熱酸化膜上に膜厚 250 nm 程度の InP 薄膜内に活性層が埋め込まれた BH を用いており、電流は横方向に注入される。グレーティングは活性層の直上に形成することにより短共振化に必要な高い反射率を簡単に得ることができる。

計算により得られたモードフィールドも図 1(b) に示す。赤枠で囲まれた部分が活性層である。活性層が InP 層よりも屈折率が大きく、屈折率の小さな酸化膜と空気とで上下に挟まれているため、通常の導波路型レーザと比較して光閉込め係数は 3 倍程度大きくなる。

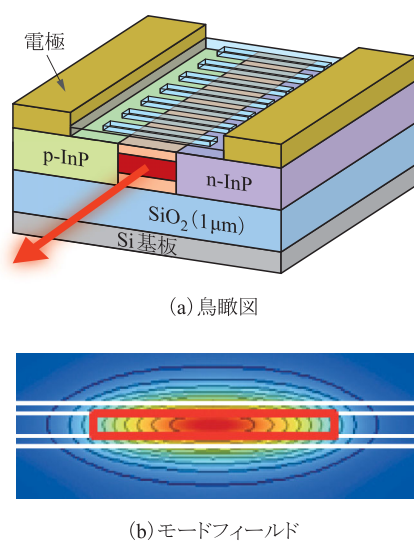


図 1 Si 基板上薄膜レーザ

用語解説

SOI 基板 Silicon on Insulator (SOI) 基板。酸化膜上に薄膜のシリコン層を形成した構造の基板。

DFB レーザ Distributed Feedback (DFB) レーザ。レーザ活性層付近に回折格子を設けた構造を持つ。回折格子の周期に応じて単一モード発振する。

犠牲層 活性層を選択的に基板上に残すために必要な層を犠牲層と呼ぶ。犠牲層は活性層と特定のエッチング液に対して大きくエッチング速度が異なる。

3. オン Si 薄膜レーザの作製プロセス

薄膜レーザでは、BH により導波路が形成されるため Si フォトニクス技術との融合が作製上の大きな課題である。Si-LSI 作製技術を用いて光デバイスを作製するためには大口径 Si 基板上で一括プロセスをすることが必要である。しかしながら、InP 基板は最大でも 4 インチ程度なので複数の InP 基板（またはダイ）を集積することが必要である。この場合、例えば、InP 基板上で BH を作製した後に Si 基板に集積することも可能であるが、埋込形再成長プロセスを InP 基板で行うことになりスループットを律速すると考えられる。更に、Si 基板上に作製した光導波路等と結合させる場合には、集積時に精密な位置合わせが必要となる。

この問題を解決するために我々の提案している作製方法を図 2 に示す。まず、上下に InP 層で挟まれた活性層と犠牲層⁽⁴⁾を成長した InP 基板を熱酸化膜付 Si 基板に直接接合する。その後、基板と犠牲層を除去することにより Si 基板上に化合物半導体の薄膜を作製する。次にレーザの活性層となる部分を除き活性層を InP 層まで除去する。そして、InP の埋込形再成長を行う。この方法では、レーザの活性層を Si 基板上に形成したマーカーにより位置合わせできるためステップにより高精度に Si フォトニクスデバイスとの集積が可能になる。更に、Si フォトニクスのプロセス装置を使うことが可能となるため、例えばグレーティングの作製に高分解能のステップを使うことができる等の製造コストの削減が期待できる。

提案方法はエッチング後に残った InP 薄膜上に InP を再成長するため格子整合条件で成長が行えることがメリットであるが、Si と InP の熱膨張係数の差による活性層劣化の問題を解決することが必要である。この課題を解決するためには熱酸化膜上の化合物半導体層を薄膜化することが重要であることを我々は実験により明らかにした⁽⁷⁾。

図 3 は、提案方法で作製した BH の断面透過形電子顕微鏡像である。2 インチの熱酸化膜付 Si 基板と多重量子井戸 (MQW) を成長した InP 基板を酸素プラズマにより直接接合した。成長は有機金属気相成長法 (MOVPE) を用いて成長温度 610 度で行った。図に示されるように、アモルファス構造の熱酸化膜と InP の接合であることから格子不整合による欠陥は発生しておらず良好な BH が形成できている。

薄膜構造は、光閉込係数の増大による変調効率の向上と Si 基板上で再成長を行い Si フォトニクスと化合物半導体のプロセス技術の融合を行うという二つの点で重要である。

BH を含む薄膜構造でピン接合を作製するためには横方向に電流を注入する構造が適している。このため、埋

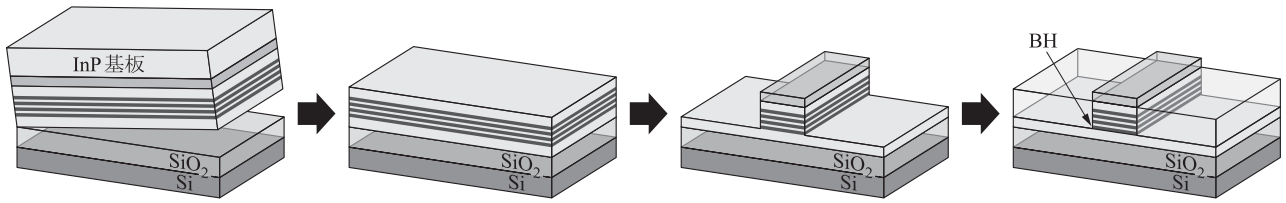


図2 Si基板上BH構造の作製プロセス 左から、直接接合、基板除去、メサ加工、埋込形再成長。

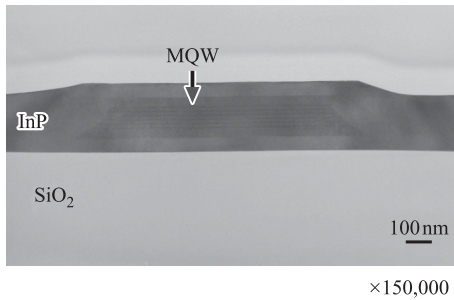


図3 作製したBH断面の透過形電子顕微鏡像

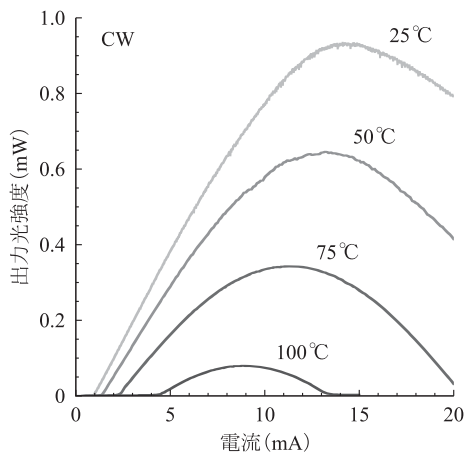


図4 出力光強度の電流依存性

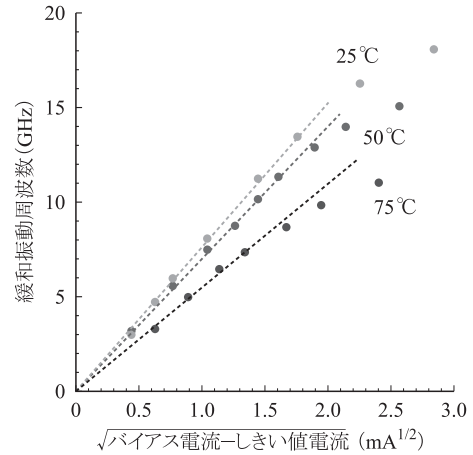


図5 出力光強度—電流特性の温度依存性

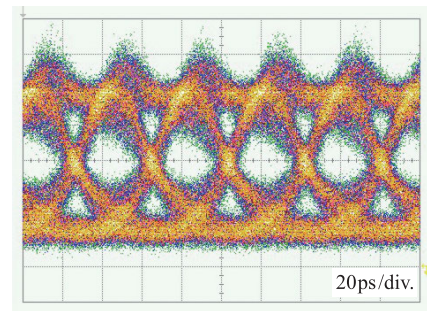


図6 25.8 Gbit/s NRZ 信号で直接変調した場合のアイパターン

込形再成長はドーピングしていない InP を用い、成長後に n-InP 層の形成には Si イオン注入、p-InP 層の形成には亜鉛の熱拡散を用いた。

4. Si 基板上薄膜レーザの特性

作製した薄膜レーザの出力光強度の電流依存性 (IL 特性) を図 4 に示す。測定温度は 25 度から 100 度まで変化させた。作製した薄膜 DFB レーザは活性層長 73 μm 、活性層幅 1.0 μm で、グレーティングの結合係数は 600 cm^{-1} と設定した。素子の微分抵抗は約 170 Ω であった。室温におけるしきい値電流は 0.9 mA、最大出力光強度は 0.93 mW であった。温度が上昇するにつれて、しきい値は上昇し、最大出力光強度は減少するが SiO₂ 上レーザ集積のような放熱条件が悪い場合でも BH

を用いた高いキャリアと光の閉込めによるレーザの高効率化により 100°C においても連続発振を得ることができた。

緩和振動周波数のバイアス電流依存性を図 5 に示す。緩和振動周波数のしきい値以上の電流の平方根に対するスロープ効率は、測定温度が、25、50、75 度で、それぞれ 7.7、7.0、5.5 GHz/ $\text{mA}^{1/2}$ であった。

図 6 に測定温度 50 度において 25.8 Gbit/s NRZ 信号でレーザを直接変調した場合のアイパターンを示す。バイアス電流は 5.0 mA、バイアス電圧は 1.63 V であった。50 Ω 終端は用いずエアコプレーナプローブを用いて測定した。消費電力を変調速度で割ったエネルギーコストは 316 fJ/bit であり、通常の DFB レーザと比較して一桁程度改善された。これは、共振器長を短くしたことに加えて光閉込めを向上させた結果であり、提案する

薄膜レーザ構造が高効率化に有効であることを示す結果である。

5. スポットサイズ変換器集積 DR レーザ

アセンブリコスト削減のためには Si フォトニクスで実現されているスポットサイズ変換器を本レーザにおいても適用することが重要である⁽⁸⁾。図7は、スポットサイズ変換器 (SSC) 集積 DR (Distributed Reflector)

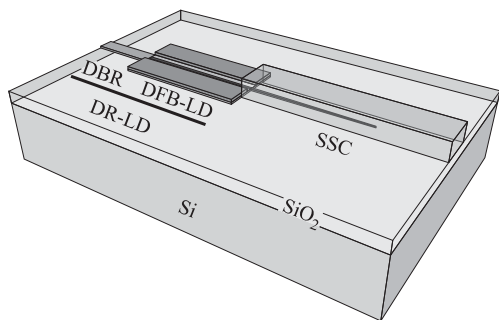


図7 SSC集積DRレーザ

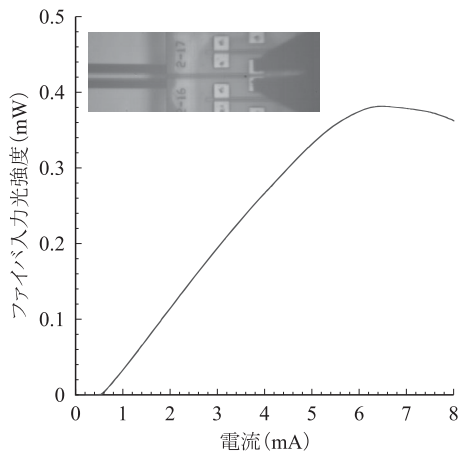


図8 SSC集積DRレーザのIL特性

レーザの構造を示している。DRレーザはDFBレーザの後方出力端にDBR (Distributed Bragg Reflector) を集積し、光を前方から主に出力するようにしている。SSCはInP細線導波路を逆テーパ型に加工することにより3μm幅のSiOx導波路に結合するようにしている。

図8は作製した素子におけるファイバ出力のIL特性を示している。DFB及びDBR部分の長さは50μm、SSCのInP導波路は約300μmである。グレーティングの結合係数は約1,500 cm⁻¹であった。図中の写真に示されるようにSSCからの出力光をHNA (high-numerical-aperture) ファイバで突き当て結合して測定を行った。しきい値電流は0.6 mA、ファイバに入力した最大光強度は0.38 mWでファイバとの結合損は2.7 dBであった。反射の影響が見られないスムーズな出力特性が得られており、SiOx導波路を用いたSSCを集積することにより簡単に低損失なファイバ結合ができることを確認した。このことはアセンブリコストの削減に向けて重要である。

6. 将来展開

これまで述べてきたように、我々の提案している作製方法はシリコンフォトニクス技術と融合可能であり、作製したSi基板上薄膜レーザは低消費エネルギー動作することを確認した。今後は、本稿で述べた短距離用レーザだけでなくテレコム用レーザ等の様々なアクティブデバイスに本技術の適用が考えられる。例えば、EA-DFBレーザのように異なるアクティブ層を持つ素子の作製が大規模光集回路を作製する上で重要になる。この場合、これまで述べてきたようなInP層だけではなくMQW層を含む活性層の再成長が必要なる。また、直接接合の元基板として成長していた活性層の構造も目的に応じて発振波長や井戸数を最適化することが必要である。

そこで、将来的には、現在Siフォトニクスで用いられているSOI基板と同様に大口径Si基板上にInP薄膜

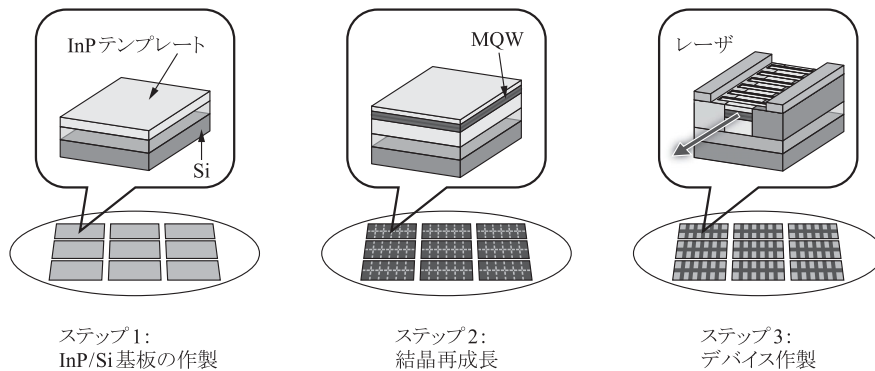


図9 将来のIII-V/Si融合プラットフォームのプロセス

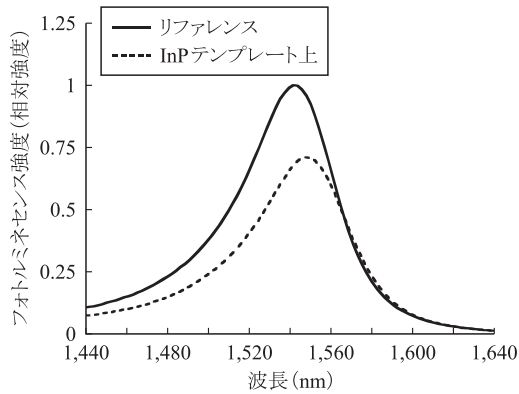


図 10 PL スペクトルの比較 InP 基板上に成長した MQW (実線), InP テンプレート上に成長した MQW (破線)

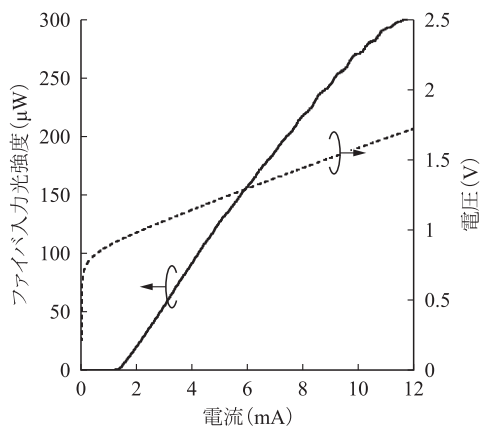


図 11 InP テンプレート上に成長した活性層を用いて作製した DR レーザの IL 特性

を接合した InP テンプレート (InP/SiO₂/Si) 基板を共同的に用いることが重要と考えられる。これは、InP テンプレートを全ての目的で共用でき、成長時に発生するダストにより直接接合できない領域ができる等の問題が回避されることによりコスト・歩留まりに関して優位になるためである。したがって、将来的には図 9 に示すようにプロセス工程は、ステップ 1 として InP テンプレートの作製、ステップ 2 として InP テンプレート上の結晶成長、ステップ 3 としてレーザ等の加工プロセスとなると我々は考えている。

そこで、ステップ 1 の InP テンプレートを作製するために犠牲層と InP 薄膜を成長させた InP 基板を SiO₂/Si 基板に接合し、その後、ステップ 2 のレーザ活性層の成長を行った。図 10 は InP テンプレート上に成長した 6 層 MQW のフォトルミネセンス (PL) スペクトルを点線で示している。比較のために InP 基板上に犠牲層と 6 層 MQW を成長後、SiO₂/Si 基板に接合した場合の PL スペクトルを実線で示している。PL ピーク強度として 30% 程度弱くなっているがレーザの活性層としては十分な強度を持っていることが確認できた。

InP テンプレート上に成長した活性層を用いて活性層長 75 μm、活性層幅 0.8 μm の DR レーザを作製した。図 11 に示されるようにしきい値電流は 1.35 mA でファイバ結合した最大出力光は約 0.34 mW であった。これらの値は図 10 でリファレンスとして作製した活性層を用いたレーザとほぼ同等の測定結果であったことから、提案する作製方法が有望であることを示している。

7. ま と め

光リンクの低消費電力化・低コスト化という二つの大きな課題を解決するために提案している薄膜レーザについて述べた。薄膜レーザは高い光閉込めと BH の利用により低エネルギー動作に有利である。また、薄膜化によりシリコンフォトニクス技術と親和性の高い作製方法を実現できるために低コスト化にも有利であり、将来の光デバイスの作製方法として有効であることを示した。

文 献

- (1) W. Fang, H. Park, O. Cohen, R. Jones, M.J. Paniccia, and J.E. Bowers, "Electrically pumped hybrid AlGaInAs-silicon evanescent laser," *Opt. Express*, vol. 14, no. 20, pp. 9203-9210, 2006.
- (2) C.T. Santis, S.T. Steger, Y. Vilenchik, A. Vasilyev, and A. Yariv, "High-coherence semiconductor lasers based on integral high-Q resonators in hybrid Si/III-V platforms," *Proc. Natl. Acad. Sci. USA*, vol. 111, no. 8, pp. 2879-2884, 2014.
- (3) T. Okamoto, N. Nunoya, Y. Onodera, T. Yamazaki, S. Tamura, and S. Arai, "Optically pumped membrane BH DFB lasers for low-threshold and single-mode operation," *IEEE J. Sel. Top. Quantum Electron.*, vol. 9, no. 5, pp. 1361-1366, 2003.
- (4) S. Matsuo, T. Fujii, K. Hasebe, K. Takeda, T. Sato, and T. Kakitsuka, "Directly modulated buried heterostructure DFB laser on SiO₂/Si substrate fabricated by regrowth of InP using bonded active layer," *Opt. Express*, vol. 22, no. 10, pp. 12139-12147, 2014.
- (5) T. Tadokoro, T. Yamanaka, F. Kano, H. Oohashi, Y. Kondo, and K. Kishi, "Operation of a 25-Gb/s direct modulation ridge waveguide MQW-DFB laser up to 85°C," *IEEE Photonics Technol. Lett.*, vol. 21, no. 16, pp. 1154-1156, 2009.
- (6) M. Matsuda, T. Simoyama, A. Uetake, S. Okumura, M. Ekawa, and T. Yamamoto, "Uncooled, low-driving-current 25.8 Gbit/s direct modulation using 1.3 μm AlGaInAs MQW distributed-reflector lasers," *Electron. Lett.*, vol. 48, no. 8, pp. 450-452, 2012.
- (7) T. Fujii, T. Sato, K. Takeda, K. Hasebe, T. Kakitsuka, and S. Matsuo, "Epitaxial growth of InP to bury directly bonded thin active layer on SiO₂/Si substrate for fabricating distributed feedback lasers on silicon," *IET Optoelectron.*, vol. 9, no. 4, pp. 151-157, 2015.
- (8) T. Shoji, T. Tsuchizawa, T. Watanabe, K. Yamada, and H. Morita, "Low loss mode size converter from 0.3 μm square Si wire waveguides to singlemode fibres," *Electron. Lett.*, vol. 38, no. 25, pp. 1669-1670, 2002.

(平成 28 年 6 月 6 日受付 平成 28 年 6 月 15 日最終受付)



まつお しんじ
松尾 慎治 (正員：シニア会員)

昭 61 広島大・工・第 2 類卒。昭 63 同大学院修士課程了。同年日本電信電話株式会社入社。以来、光半導体デバイスの研究に従事。現在、同社先端集積デバイス研究所上席特別研究員。工博。